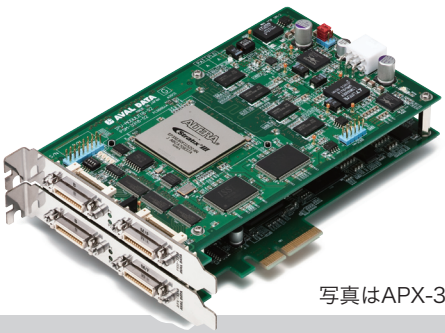
10tap×8bitカメラの連続画像入力を可能にする──── 画像入力ボードAPX-3318

APX-3318はCamera Link規格 Medium/Full Configurationカメラに対応したPCI Express(Gen2) ×4レーンのフレームグラバボード。
85MHz×80bit画像データを取り込むと共に、PCI-Express Bus経由で高速にPCのメインメモリへの転送を実現します。

写真はAPX-3318にPSM-3318-02を搭載

Embedded×Express
性能を最大限に引き出すためのコア技術創出と融合で今までにない高付加価値を生み出す。アバールデータの組込み製品設計コンセプトです。──── Embedded × Express

PSMインターフェース
データレート2.6GB/secの画像転送が可能
(上り/下り各1.3GB/sec[80bit/133MHz])

高解像度・高速カメラ対応 CameraLink I/F 画像入力ボード
APX-3318

ボード制御用 FPGA
LUT、マルチ Tap 並べ替え、カメラ制御機能を搭載。
ユーザの目的に合わせたカスタマイズも可能。

FPGA
IP カメラ制御機能
IP マルチ Tap 並べ替え機能
IP LUT (計画中)

I/O インターフェース
外部トリガ
ストロボI/F
エンコーダI/F

フレーム落ちなく
メインメモリへ!

Camera Link I/F カメラ
10tap/8bitカメラへの対応
接続事例:
2320×1726, 209fps
836.9MB/sec

DDR2
5.3GB/sec の帯域を持つ大容量画像バッファ

PCI Express Switch
PCI Express(Gen2) ×4 インターフェース

Camera Link
80bit/85MHz入力に対応

PCI Express Bridge : AAE-B04
PCI Express ×4インターフェース

850MB/secを実現するためにはPCの設定も重要です。
※Max Payloadサイズが256Byte以上必要です。(Gen1, Gen2共に)
850MB/sec動作確認PC:
DELL PowerEdgeT610、DELLPowerEdge2900
その他のPCにつきましては弊社までお問い合わせください。

FPGA による強力なイメージプロセッシング・ユニット
PSM-3318-02

PSM インターフェース
データレート2.6GB/secの画像転送が可能
(上り / 下り各 1.3GB/sec[80bit/133MHz])

FPGA
IP 外部インターフェース
IP カスタマイズ領域
お客様に必要な処理機能を搭載

※2
別ボードへの画像分配
10tap/8bit出力可能

ZBT
2.7GB/sec SRAM I/F
8MB(16MB/Max)
低レイテンシ、高速ワークメモリとして使用

Camera Link
80bit/85MHz出力に対応

DDR2
256MB搭載、5.3GB/secの帯域を持つ大容量高速ワークメモリとして使用

※1
大容量FPGA
・デバイスマイグレーション可能
(例:Stratix3 EP3SE80〜3SE260)
・FDK組込み後の状態で
Lcell:60%空き、内部Mem:80%空き、
DSP:100%空き(Stratix3 3SE80)

FPGAの開発キット
FDK(FPGA Development Kit)

APX-3318の主な仕様

項目		
対応カメラ	CameraLink モノクロ / カラー、エリア / ラインカメラ	
画像入力	Medium/Full Configuration 80bit (MAX) / 85MHz (MAX) CC1 〜 CC4 ドライブ シリアル通信サポート (SerTC、SerTFG) : FPGA 内 UART を使用	
MEGA-FIFO	DDR2-SDRAM 256MB	
画像制御 FPGA	カメラ制御、データ並び替え、MEGA-FIFO 制御等 ALTERA 社 Stratix3 EP3SE80F1152C4N	
I/O	エンコーダ	RS-422 入力 A/B/Z 相
	外部トリガ	TTL/ オープンコレクタ入力 2ch
	GPIO	TTL 入力 GPIN 1ch、OC 出力 GPOUT 1ch
	SYNCTrg	TTL 入出力 1ch
	Serial	RS-232 TX、RX
割り込み	画像入力開始、DMA 終了、GPIN 等	
システムバス	PCI Express (×4)	
消費電流	+12V 1.5A	
対応 OS	Windows XP/Vista, Linux	
ソフトウェア (別売)	開発キット : AZP-ACAP-02、カメラコントロール用シリアル通信 (仮想 COM)	

※1:PSM-3318-02 + FPGA Development Kit

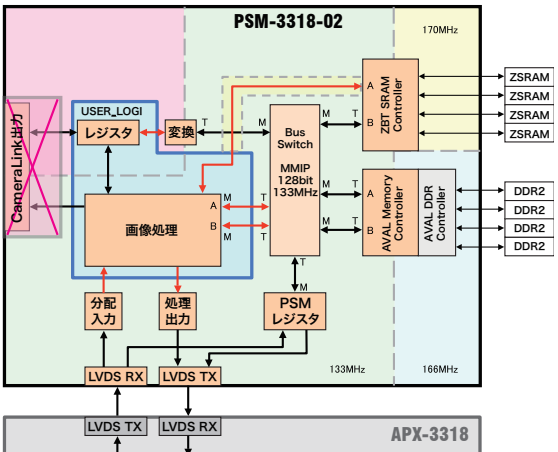
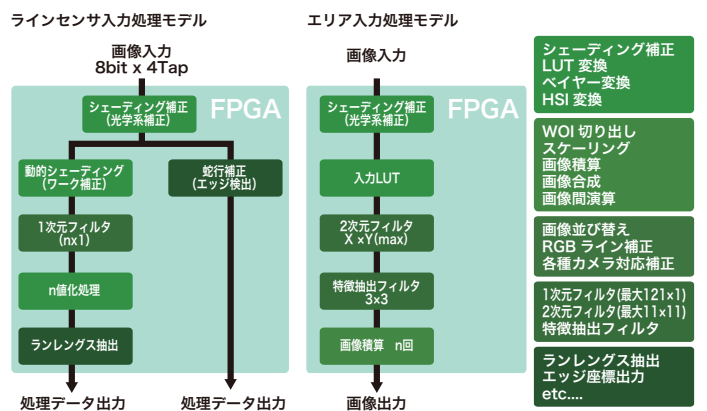
A) AZP-FDK3318-02

AZP-FDK3318-02はPSM-3318-02のFPGA開発キットです。右の図(B)のように外部インターフェース回路が準備されユーザーの設計は不要となり、画像処理回路のみに注力する事ができます。また、制御ソフトウェアを同梱していますので動作検証がすぐ行えます。

パッケージ内容	
FPGAサンプルデザインプロジェクト	各種IP、設定ファイル等
PSM-3318ライブラリ	PSM-3318制御関数
PSM-3318TOOL	デバッグ用ソフトウェアを作成することなく、処理後の画像を確認することができます。

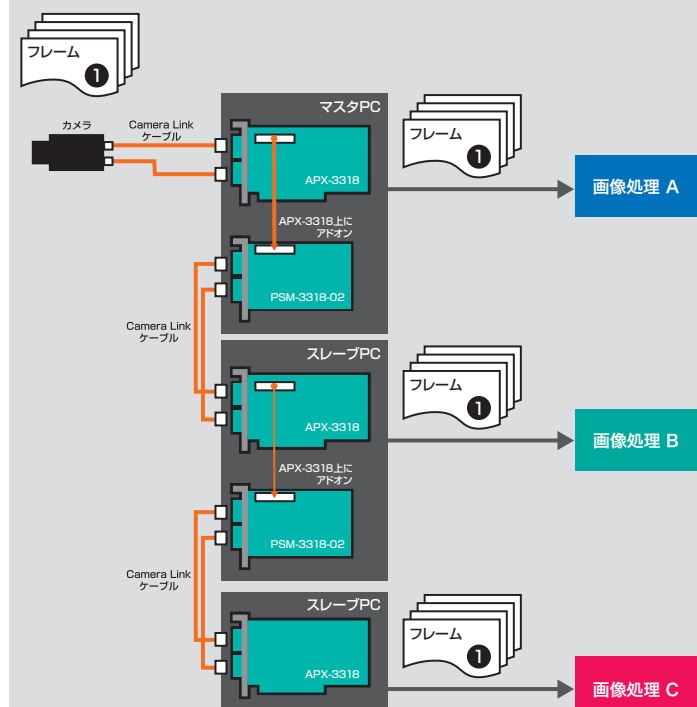
開発環境
ALTERA社:Quartus II Subscription Edition
※提供するサンプルデザインは開発環境に依存する部分がございますので、開発環境のバージョンなどに関しては 別途お問合せ下さい。

B) FPGA 画像処理の内部構成

PSM-3318-02におけるFPGA内部構成図です。[青枠]で囲まれた部分がユーザーに開放され、編集することができます。また、ユーザー編集領域と接続する赤矢印で記されたI/Fも公開されています。
注) [ピンク枠]で囲まれた画像分配機能は含まれておりません。

C) PSM-3318-02 にて実現可能な画像処理事例

※2：画像の分配処理構成例

PSM-3318-02 は FPGA 画像処理に加え標準で分配機能を搭載。APX-3318 に入力された画像データを CameraLink 規格に再変換してスレーブ側のボードに出力します。連続して高速に出力されるカメラからの画像データを、フレーム落ちすることなく全てのスレーブ PC に同時に分配します。複数台の PC を使用しての高速分散処理を実現できます。

A) 同時処理

同じ画像を、それぞれのPCで違う画像処理が同時に行うことができ、各々のPCの画像入力の設定が同一で済みます。

B) 分散処理

各々のPCが任意のフレームを処理することで、PC1 台あたりの処理負担を軽減でき、連続したフレームの画像処理が可能になります。各々のPCの画像処理手段は同一で済むことのメンテナンスメリットもあります。

AVAL DATA CORPORATION
株式会社アバールデータ 〒194-0023 東京都町田市旭町1-25-10
大阪オフィス 〒532-0011 大阪市淀川区西中島3-9-13 NLC新大阪ビル8号館5F
お問い合わせ先電話 本社:042-732-1030 大阪オフィス:06-6886-8989 (株)アバール長崎:0957-25-2001
お問い合わせ先FAX 本社:042-732-1032 大阪オフィス:06-6886-8981 (株)アバール長崎:0957-25-2045
Eメール Sales@avaldata.co.jp
ホームページ http://www.avaldata.co.jp
JASDAQ 証券コード 6918
※当社は 品質システム ISO9001、環境システム ISO14001の認証を取得しています。

AVAL DATA CORPORATION
株式会社アバールデータ 〒194-0023 東京都町田市旭町1-25-10
大阪オフィス 〒532-0011 大阪市淀川区西中島3-9-13 NLC新大阪ビル8号館5F
お問い合わせ先電話 本社:042-732-1030 大阪オフィス:06-6886-8989 (株)アバール長崎:0957-25-2001
お問い合わせ先FAX 本社:042-732-1032 大阪オフィス:06-6886-8981 (株)アバール長崎:0957-25-2045
Eメール Sales@avaldata.co.jp
ホームページ http://www.avaldata.co.jp
JASDAQ 証券コード 6918
※当社は 品質システム ISO9001、環境システム ISO14001の認証を取得しています。

2010年7月現在

製品使用上のご注意 ◎仕様および外観は改良のため予告なく変更されることがあります。◎正しく安全にお使いいただくため、ご使用の前に必ず取扱説明書をお読みいただき、製品保証範囲内でご使用ください。

A10070K03

APX-3318

Camera Link I/F 対応画像入力ボードと
イメージプロセッシング・ユニット

APX-3318
+PSM-3318-02

85MHz×80bit画像データを
取り込むと共に、
PCI Express Bus経由で
PCのメインメモリへの
高速転送を実現。